

PCTWELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales BüroINTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation ⁷ : H01L	A2	(11) Internationale Veröffentlichungsnummer: WO 00/52738 (43) Internationales Veröffentlichungsdatum: 8. September 2000 (08.09.00)
(21) Internationales Aktenzeichen: PCT/DE00/00546 (22) Internationales Anmeldedatum: 25. Februar 2000 (25.02.00) (30) Prioritätsdaten: 199 08 400.9 26. Februar 1999 (26.02.99) DE (71) Anmelder (für alle Bestimmungsstaaten ausser US): ROBERT BOSCH GMBH [DE/DE]; Postfach 30 02 20, D-70442 Stuttgart (DE). (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): SPITZ, Richard [DE/DE]; Roemersteinstrasse 56, D-72766 Reutlingen (DE). GOERLACH, Alfred [DE/DE]; Bismarckstrasse 70, D-72127 Kusterdingen (DE). WILL, Barbara [DE/DE]; Erholungsheimstrasse 25/1, D-71083 Herrenberg (DE). UEBBING, Helga [DE/DE]; Novalisweg 6, D-72770 Reutlingen (DE). RIEKERT, Roland [DE/DE]; Gartenstrasse 31, D-72829 Engstingen (DE). ADAMSKI, Christian [DE/DE]; Hansenstrasse 1, D-72770 Reutlingen (DE).		(81) Bestimmungsstaaten: JP, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Veröffentlicht <i>Ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts.</i>
(54) Title: METHOD FOR PRODUCING HIGHLY DOPED SEMICONDUCTOR COMPONENTS (54) Bezeichnung: VERFAHREN ZUR HERSTELLUNG HOCHDOTIERTER HALBLEITERBAUELEMENTE (57) Abstract The invention relates to a method for producing semiconductor components. At least one highly doped area is introduced into a wafer. A solid glass layer (2; 4; 2, 3; 4, 5) which is provided with a doping agent is mounted on at least one of the two sides of a semiconductor wafer (1). In a further step, the wafer is heated to high temperatures in such a way that the doping agent leaves the glass layer and penetrates deep into the wafer in order to produce the at least one doped area (10; 11). In a further step, the glass layer is removed. The inventive method is used for producing homogeneous, highly doped areas. Said areas can be introduced through the two sides of the wafer and can have different doping types. (57) Zusammenfassung Es wird ein Verfahren zur Herstellung von Halbleiterbauelementen vorgeschlagen, bei dem in einem Wafer mindestens ein dotiertes Gebiet eingebracht wird, wobei zumindest auf einer der beiden Seiten eines Halbleiterwafers (1) eine mit Dotierstoff versehene feste Glasschicht (2; 4; 2, 3; 4, 5) aufgebracht wird, in einem weiteren Schritt der Wafer auf hohe Temperaturen erhitzt wird, so daß der Dotierstoff aus der Glasschicht tief in den Wafer eindringt zur Erzeugung des mindestens einen dotierten Gebiets (10; 11), und in einem weiteren Schritt die Glasschicht entfernt wird. Das Verfahren dient zur Herstellung homogener hoch dotierter Gebiete, wobei diese Gebiete auch beidseitig im Wafer eingebracht werden können und von unterschiedlichem Dotiertyp sein können.		

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidshan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland		Republik Mazedonien	TR	Türkei
BG	Bulgarien	HU	Ungarn	ML	Mali	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MN	Mongolei	UA	Ukraine
BR	Brasilien	IL	Israel	MR	Mauretanien	UG	Uganda
BY	Belarus	IS	Island	MW	Malawi	US	Vereinigte Staaten von
CA	Kanada	IT	Italien	MX	Mexiko		Amerika
CF	Zentralafrikanische Republik	JP	Japan	NE	Niger	UZ	Usbekistan
CG	Kongo	KE	Kenia	NL	Niederlande	VN	Vietnam
CH	Schweiz	KG	Kirgisistan	NO	Norwegen	YU	Jugoslawien
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik	NZ	Neuseeland	ZW	Zimbabwe
CM	Kamerun		Korea	PL	Polen		
CN	China	KR	Republik Korea	PT	Portugal		
CU	Kuba	KZ	Kasachstan	RO	Rumänien		
CZ	Tschechische Republik	LC	St. Lucia	RU	Russische Föderation		
DE	Deutschland	LI	Liechtenstein	SD	Sudan		
DK	Dänemark	LK	Sri Lanka	SE	Schweden		
EE	Estland	LR	Liberia	SG	Singapur		

5

10

Verfahren zur Herstellung hochdotierter
Halbleiterbauelemente

15

Stand der Technik

20

Die Erfindung geht aus von einem Verfahren zur Herstellung von Halbleiterbauelementen nach der Gattung des unabhängigen Anspruchs. Es ist bekannt, bei der Herstellung von Halbleiterbauelementen mithilfe von Ionenimplantation, Gasphasenbelegung (zum Beispiel mit Diboran oder POCl_3), Folien diffusion oder unter Verwendung flüssiger Lösungen dotierte Gebiete in einem Halbleiterwafer zu erzeugen.

25

Vorteile der Erfindung

30

Das erfindungsgemäße Verfahren mit den Merkmalen des unabhängigen Anspruchs hat demgegenüber den Vorteil, daß dotierte Gebiete mit sehr guter Homogenität hergestellt werden können. Als weiterer Vorteil ist anzusehen, daß es möglich ist, sowohl auf der Vorder- als auch auf der Rückseite des Halbleiterwafers derartig homogene Gebiete auch unterschiedlichen Dotiertyps in nur einem

Diffusionsschritt einzubringen. Ferner ist es möglich, unterschiedlich hohe Dotierstoffkonzentrationen auf Vorder- und Rückseite vorzusehen. Die Erhitzung des Wafers und damit die Eintreibung der Dotieratome in das Innere des Wafers zur Erzeugung dotierter Gebiete bei hohen Temperaturen im Bereich von zirka 1200 bis 1280 Grad Celsius gewährleistet in vorteilhafter Weise ein tiefes und konzentriertes Eindringen der Dotieratome in den Wafer.

Durch die in den abhängigen Ansprüchen aufgeführten Maßnahmen sind vorteilhafte Weiterbildungen und Verbesserungen des im unabhängigen Anspruch angegebenen Verfahrens möglich.

Besonders vorteilhaft ist es, mittels eines chemischen Dampfabscheideverfahrens, insbesondere eines chemischen Dampfabscheideverfahrens bei Atmosphärendruck (APCVD, „Atmospheric Pressure Chemical Vapor Deposition“), eine Belegung der Waferoberflächen mit Dotieratomen durchzuführen. Damit wird es möglich, extrem hohe Dotierstoffkonzentrationen zu erzielen, die bis an die Löslichkeitsgrenze des Siliziumwafers heranreichen.

Weiterhin ist es besonders vorteilhaft, die Erhitzung des mit einer Glasschicht bedeckten Wafers in oxidierender Atmosphäre durchzuführen. Dadurch wird in vorteilhafter Weise das Eindiffundieren des Dotierstoffs in das Innere des Wafers in akzeptablen Zeiträumen ermöglicht.

Weiterhin ist es vorteilhaft, die mit Dotierstoff versehene Glasschicht vor dem Diffusionsprozeß mit einer Neutralglasschicht abzudecken. Dadurch wird eine

gegenseitige Beeinflussung der Dotierung von Vorder- und Rückseite beziehungsweise von verschiedenen, zur gleichen Zeit im Diffusionsofen aufgestellten Wafern in zuverlässiger Weise unterbunden.

5

Zeichnung

Ausführungsbeispiele der Erfindung sind in der Zeichnung dargestellt und werden in der nachfolgenden Beschreibung näher erläutert. Figur 1 zeigt einen Wafer mit aufgebracht

10

Glasschicht, Figur 2 einen Wafer nach einem Diffusionsprozeß und Figur 3 einen Wafer nach Entfernung der Glasschicht.

Beschreibung der Ausführungsbeispiele

15

Figur 1 zeigt in Seitenansicht einen drahtgesägten Rohwafer 1 mit großer Oberflächenrauigkeit, auf dessen Vorderseite eine p-dotierte Glasschicht 2 und auf dessen Rückseite eine n-dotierte Glasschicht 4 aufgebracht ist. Die dotierten Glasschichten 2 und 4 sind mit einer Neutralglasschicht 3 beziehungsweise 5 abgedeckt.

20

Die Glasschichten 2 und 4 dienen zur Belegung des Wafers mit Dotierstoffen. Die Herstellung verläuft im einzelnen in folgenden Schritten: Der Rohwafer 1 wird zunächst auf zirka 380 Grad Celsius erhitzt. Dies erfolgt, indem der Wafer der Reihe nach mit weiteren Wafern auf einem Transportband in eine mit Gasinjektoren versehene Heizkammer eingeführt wird. Anschließend erfolgt die Glasschichtabscheidung in einem APCVD-Verfahren (APCVD = „Atmospheric Pressure Chemical Vapor Deposition“), also einem chemischen Dampfabscheideverfahren unter atmosphärischem Druck. Dabei

25

30

wird zunächst beispielsweise die Vorderseite des Wafers einem Silan-Gas ausgesetzt, indem die auf dem Transportband zu passierenden Gasinjektoren die Oberfläche des Wafers mit dem Gas beströmen. Dem Silan-Gas beigemischt ist im Falle der Vorderseite B₂H₆. Das Silan zerfällt auf der 380 Grad Celsius heißen Waferoberfläche und reagiert mit Sauerstoff zu Siliziumdioxid. Aufgrund der B₂H₆ - Beimischung ist dieses Glas mit einem Dotierstoff vom p-Typ versetzt. Das Wachstum der Glasschicht 2 wird bis zu einer Schichtdicke von zirka 2 Mikrometern durchgeführt. Die Beimischung des B₂H₆ -Gases ist so gewählt worden, daß die Glasschicht einen Boranteil von zirka 6 Gewichtsprozent aufweist. Anschließend wird die Glasschicht dem gleichen Silangas ausgesetzt, jedoch ohne Zusatz von B₂H₆. Dadurch wächst auf die Glasschicht 2 die Neutralglasschicht 3 auf. Der Vorgang wird beendet, wenn die Neutralglasschicht 3 eine Dicke von zirka 0,5 Mikrometern aufweist. In einem weiteren Schritt wird der Wafer gewendet und auf der Rückseite entsprechend mit einer n-dotierten Glasschicht 4 (Dicke 2 Mikrometer, Phosphoranteil von zirka 6 Gewichtsprozent) belegt. Die n-Dotierung wird erzielt, indem statt B₂H₆ PH₃ dem Silangas beigemischt wird. Anschließend wird analog zur Vorderseite eine Neutralglasschicht 5 mit einer Dicke von 0,5 Mikrometern aufgebracht.

Alternativ zum beschriebenen Silangas-Verfahren kann das sogenannte TEOS-Verfahren (TEOS = „Tetra-Ethyl-Ortho-Silikat“), eingesetzt werden, das ebenfalls unter Normaldruck ablaufen kann. Hierbei wird statt Silangas Si(OC₂H₅)₄ -gas verwendet, wobei das sich auf der Waferoberfläche abscheidende Tetraethylorthosilikat auf der 380 Grad Celsius heißen Oberfläche zerfällt und mit

Sauerstoff zu Siliziumdioxid reagiert. Die Dotierung erfolgt in diesem Falle durch Gasbeimischung von Trimethylphosphat beziehungsweise Trimethylborat.

5 Figur 2 zeigt den Wafer nach einem Diffusionsprozeß, mit einem stark p-dotierten Gebiet 10 und einem stark n-dotierten Gebiet 11.

10 Der nach der Belegung mit dotierten Glasschichten erfolgende Diffusionsprozeß findet in einem Diffusionsofen bei einer Temperatur von 1200 bis 1280 Grad Celsius, vorzugsweise bei einer Temperatur von zirka 1265 Grad Celsius statt. Mehrere gleichzeitig zu prozessierende Wafer werden dabei aufrecht stehend in einer Halteelemente aufweisenden Anordnung aus
15 Siliziumkarbid oder Polysilizium angeordnet. Diese Erhitzung wird zirka 20 bis 30 Stunden, vorzugsweise 21 Stunden lang beibehalten und insbesondere in oxidierender Atmosphäre durchgeführt. Mit einer Diffusionszeit von 21 Stunden zum Eintreiben der auf der Oberfläche in Form von Glasschichten
20 abgelegten Dotierstoffe in das Innere des Wafers werden Phosphor- beziehungsweise Bordosen von zirka 1-2 x 10 hoch 17 Zentimeter hoch -2 in den Gebieten 10 und 11 erreicht. Dies ist eine um eine Größenordnung höhere Dosis als bei ansonsten typischen Halbleiteranwendungen.

25 In alternativen Ausführungsformen des Diffusionsschritts ist es auch möglich, gleichzeitig zu prozessierende Wafer zu stapeln, wobei eine unmittelbare gegenseitige Berührung der Wafer durch zuvor erfolgtes Bestreuen mit Aluminiumoxid-
30 Pulver oder durch Dazwischenlegen von aus der Foliendiffusion bekannten Neutralfolien verhindert wird.

In einem weiteren Schritt werden z.B. mittels 50prozentiger Flußsäure die aufgetragenen Glasschichten 2, 3, 4 und 5 wieder entfernt und es resultiert der in Figur 3 dargestellte beidseitig dotierte Wafer 1 mit einem stark p-dotierten Gebiet 10 auf der Vorderseite und einem stark n-dotiertem Gebiet 11 auf der Rückseite. Dieser Wafer kann nun beispielsweise zur Herstellung von hochsperrenden p-n-Dioden (Zweischichtdioden) verwendet werden, indem in weiteren Schritten beiderseits Metallkontaktierungen aufgebracht werden. Zur Herstellung der Metallkontaktierungen werden beispielsweise simultan auf beiden Seiten des Wafers Metallschichten aufgesputtert, zunächst eine 70 Nanometer dicke Chromschicht, gefolgt von einer 160 Nanometer dicken Nickel-Vanadium-Schicht und einer 100 Nanometer dicken Silberschicht. Anschließend wird der Wafer entlang von Zerteilungslinien in einzelne Diodenchips zerteilt, wobei die Zerteilungslinien gegebenenfalls bereits vor dem Aufbringen der Metallkontaktierungen in den Wafer durch Sägen eingebracht worden sind.

Das erfindungsgemäße Verfahren eignet sich nicht nur für Zweischichtdioden, sondern kann auch in entsprechend abgewandelter Form zur Herstellung von Mehrschichtdioden, insbesondere Thyristordioden (Vierschichtdioden) und Dreischichtdioden (Transistordioden) herangezogen werden. Insbesondere Leistungshalbleiter, zum Beispiel Leistungsdiode, können durch die erzielbaren hohen Dotierdosen in einfacher und zuverlässiger Weise hergestellt werden. Auch Thyristoren und Bipolartransistoren können mit dem Verfahren hergestellt werden.

5

10

Ansprüche

1. Verfahren zur Herstellung von Halbleiterbauelementen, bei
15 dem in einem Wafer mindestens ein dotiertes Gebiet
eingebracht wird, dadurch gekennzeichnet, daß

- zumindest auf einer der beiden Seiten eines
Halbleiterwafers (1) eine mit Dotierstoff versehene feste
20 Glasschicht (2; 4; 2, 3; 4, 5) aufgebracht wird,

- in einem weiteren Schritt der Wafer auf hohe Temperaturen
erhitzt wird, so daß der Dotierstoff aus der Glasschicht
tief in den Wafer eindringt zur Erzeugung des mindestens
25 einen dotierten Gebiets (10; 11), wobei die Erhitzung des
Wafers bis auf eine Temperatur von zirka 1200 bis zirka 1280
Grad Celsius, insbesondere eine Temperatur von zirka 1265
Grad Celsius, erfolgt,

30 - und in einem weiteren Schritt die Glasschicht entfernt
wird.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß
die Glasschicht mittels eines chemischen
35 Dampfabscheideverfahrens aufgebracht wird.

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß das chemische Dampfabscheideverfahren bei atmosphärischem Druck durchgeführt wird.

5

4. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Erhitzung des Wafers in oxidierender Atmosphäre erfolgt.

10

5. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Temperatur zirka 20 bis 30 Stunden lang, vorzugsweise 21 Stunden lang, aufrechterhalten wird.

15

6. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Glasschicht sowohl auf der Vorderseite als auch auf der Rückseite des Wafers aufgebracht wird (2, 4), wobei der Dotierstoff auf der Rückseite des Wafers wahlweise den gleichen oder den entgegengesetzten Dotiertyp im Vergleich zum Dotiertyp des Dotierstoffs auf der Vorderseite aufweist.

20

25

7. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Glasschicht einen Dotierstoffanteil von größer 2 Gewichtsprozent, insbesondere zirka 3 bis 6 Gewichtsprozent, aufweist.

30

8. Verfahren nach Anspruch 6, dadurch gekennzeichnet, daß der Dotierstoffanteil der Glasschicht auf der Vorderseite verschieden ist vom Dotierstoffanteil der Glasschicht auf der Rückseite.

35

9. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Glasschicht eine Dicke von zirka 2 Mikrometern aufweist.

10. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, daß vor dem Erhitzen des Wafers auf
die Glasschicht eine Neutralglassschicht (3; 5; 3, 5)
aufgebracht wird, wobei die Neutralglasschicht nach dem
5 Erhitzen des Wafers zusammen mit der Glasschicht entfernt
wird.

11. Verfahren nach Anspruch 10, dadurch gekennzeichnet, daß
die Neutralglasschicht eine Dicke von zirka 0,5 Mikrometern
10 aufweist.

12. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, daß die Entfernung der Glasschicht
unter Verwendung von Flußsäure erfolgt.
15

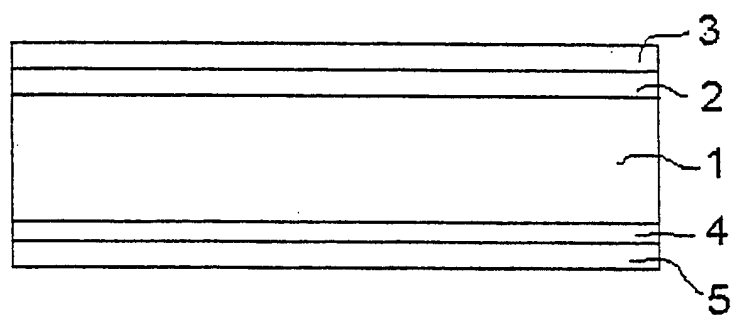


Fig.1

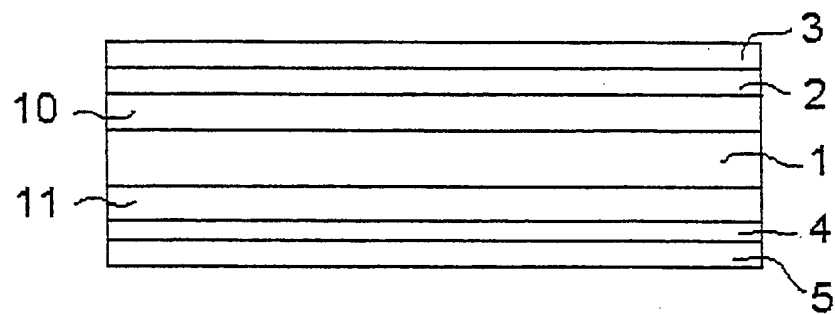


Fig.2

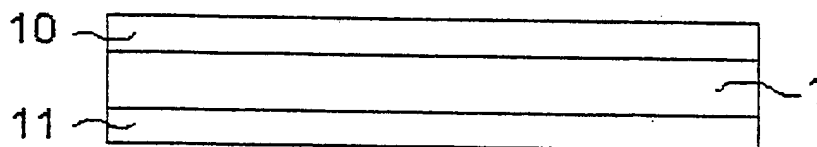


Fig. 3